

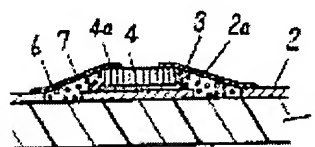
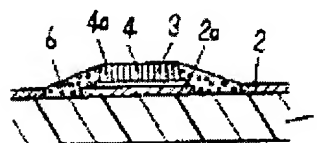
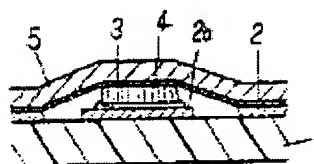
MOUNTING OF CHIP

Patent number: JP1164044
Publication date: 1989-06-28
Inventor: TANABE KOJI
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- International: H01L21/60; H05K3/32
- european:
Application number: JP19870323146 19871221
Priority number(s): JP19870323146 19871221

Report a data error here

Abstract of JP1164044

PURPOSE:To manufacture an electrical connection at a low cost by a method wherein a pattern of the electrical connection between an electrode part and a circuit wiring part on the surface of a chip is printed collectively by using a conductive paint by a screen-printing operation or the like. **CONSTITUTION:**An arbitrary number of chips 4 are bonded onto a circuit wiring part 2a by using a conductive or insulating adhesive or a solder 3; a protective sheet 5 is contacted closely to the surface of the chips and to one part of a circuit wiring part 2. An insulating resin 6 is injected into a gap between the protective sheet 5 and the circuit wiring parts 2, 2a and is solidified. After that, when the protective sheet 5a is removed, it is possible to obtain a plane where no steep stepped part exists at one part between an electrode part 4a and the circuit wiring part 2 on the surface of the chips 4 and a printing operation such as a screen-printing method or the like can be executed. Then, a conductive coating film 7 where the electrode part 4a and the exposed circuit wiring part 2 on the surface of the chips are patterned by using the screen-printing method or the like is formed collectively. Because bonding performance with reference to the chips 4 or the circuit wiring parts 2, 2a is weak, the conductive coating film 7 may be cut off unless a coefficient of linear expansion in the flow direction of the resin is 4×10^{-5} cm/deg.C or below and a water absorption factor is 0.15% or below.



Data supplied from the esp@cenet database - Worldwide

⑫ 公開特許公報(A) 平1-164044

⑤ Int. Cl.⁴
H 01 L 21/60
// H 05 K 3/32

識別記号 庁内整理番号
Q-6918-5F
B-6736-5F

⑬ 公開 平成1年(1989)6月28日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 チップ実装方法

⑮ 特 願 昭62-323146

⑯ 出 願 昭62(1987)12月21日

⑰ 発 明 者 田 邊 功 二 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑱ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
⑲ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1. 発明の名称

チップ実装方法

2. 特許請求の範囲

- (1) 絶縁性基体上の回路配線の任意の部分に、導電性または絶縁性接着剤または半田付けにより単数または複数のチップを接着する工程と、保護板を前記チップ表面に密着させた状態で、前記保護板と前記回路配線のすき間部分に絶縁性樹脂を注入して固化させる工程と、前記保護板を取りはずして、前記チップ表面の電極部と前記回路配線の露出した部分を相互に導電性塗料により接続する工程とより成るチップ実装方法。
- (2) すき間部分に注入する樹脂は、熱硬化性樹脂である特許請求の範囲第1項に記載のチップ実装方法。
- (3) すき間部分に注入する樹脂は、流れ方向の線膨張率 $4 \times 10^{-5} \text{ cm/C}$ 以下でかつ吸水率が0.15%以下の熱可塑性樹脂である特許請求の範囲第1項に記載のチップ実装方法。

(4) 保護板の少なくともチップ表面に密着させる部分はゴム製とした特許請求の範囲第1項に記載のチップ実装方法。

(5) チップの電極部は表裏面ともに貴金属被覆されている特許請求の範囲第1項に記載のチップ実装方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は各種電子機器に使用されるチップの実装方法に関する。

従来の技術

従来、チップの実装は、銅箔付ガラスクロス積層板等をエッチング法により導電回路を形成し、導電性接着剤で回路配線の一部にチップを接着せしめ、チップ表面の電極部と回路配線とを金線で接続するいわゆるワイヤーボンディング法がよく知られている。金線はチップの電極部と配線回路間にブリッジ構造になっているため、機械的強度は極めて弱く、そのためにチップと金線全体を絶縁性樹脂でモールドする必要がある。

発明が解決しようとする問題点

しかしながら、ワイヤボンディング法では電極部数の多い半導体チップを多数個実装する場合や、発光ダイオードを、面照光を目的として多数個を実装する場合、接続ヶ所が多いために、多大の時間を要し、さらに使用する金線の量も多いことから安価に製造することが困難であった。さらにワイヤボンディング法の場合は金の細線を用いるためにチップの電極部と回路配線の接続部は近接して設置させる必要性があり、回路設計の自由度をそこなうことも多かった。

問題点を解決するための手段

本発明は、チップを導電性接着剤等で基体上の回路配線に接着せしめる工程までは従来と同一であるが、チップ表面の電極部と回路配線との電気的接続を、スクリーン印刷等により、導電性塗料で一括してパターン印刷形成することにより、安価に製造し得る実装方法を提供せんとするものである。詳述するならば、本発明は少なくとも表面部分が絶縁性の基体上に回路配線を形成し、回路

配線上に導電性または絶縁性接着剤または半田付けによって、任意個数のチップを接着し、保護板をチップ表面に密着させた状態で保護板と回路配線のすき間に絶縁性樹脂を注入して固化させる。この後、保護板を取りはずせばチップ表面の電極部と回路配線の一部は急な段差のない、スクリーン印刷等での印刷が可能な平面が得られる。このチップ表面の電極部と露出した回路配線をスクリーン印刷等でパターンニングされた導電塗膜を一括して形成する。

作用

本発明によれば、スクリーン印刷法等により、一括して接続が可能となるため、電極部の数が多ければ多い程、接続の短期間化がはかられ、さらに高価な金線も不要となるため、極めて大きな経済的效果を有する。また、金の細線による接続と異なり、絶縁性樹脂上に塗布された導電塗膜による接続になるため、チップの電極部と回路配線の接続部は従来のように近接させる必然性は無く、回路設計の自由度も大となる。

さらには、接続用の導電塗膜は、酸化スズ系や、アンチモンドープインジウム系の透明な導電塗膜で形成することも可能であり、発光ダイオードの接続にも適した工法が得られる。

実施例

本実施例は第1図のごとく少なくとも表面部分が絶縁性の基体1上に回路配線2、2aを形成し、回路配線2a上に導電性または絶縁性接着剤または半田付け3によって、任意個数のチップ4を接着し、保護板5をチップ表面と回路配線2の一部に密着させる。そしてこの状態で保護板5と回路配線2、2aのすき間に絶縁性樹脂6を注入して固化させる。この後、第2図のごとく保護板5を取りはずせばチップ4表面の電極部4aと回路配線2の一部は急な段差のない、スクリーン印刷等での印刷が可能な平面が得られる。次に第3図のごとくこのチップ表面の電極部4aと露出した回路配線2をスクリーン印刷等でパターンニングされた導電塗膜7を一括して形成する。絶縁性樹脂6は、基体1およびチップ4側面に対して接着性を

有する熱硬化性樹脂であることが最も望ましい。なぜならば、チップ4あるいは回路配線2、2aと絶縁性樹脂6の界面が熱ショック等で剥れ、両者を接続している導電塗膜7が切断されるからである。熱可塑性樹脂を用いる場合には、チップ4あるいは回路配線2、2aに対する接着性が弱い。ため樹脂の流れ方向の線膨張率が $4 \times 10^{-5} \text{ cm/C}$ 以下で、かつ吸水率が0.15%以下でないと、前記の理由により、導電塗膜7が切断される可能性がある。保護板5の材質は金属でも、セラミック系でも固形樹脂でも良いが、チップ表面や回路配線の一部を密着させた時、わずかのすき間ができると、絶縁樹脂6を注入した際に毛细管現象により入り込んでしまうため、少なくとも各密着部分はシリコン系ゴム等でファイニングして密着性を確保するのが良い。一般的には従来工法であるワイヤボンディングの場合、チップ表面の電極ランド部の材質はAuであることが多いが、酸化し易いため電気的接続の信頼度を充分確保するためには電極ランド部の材質はAu等の貴金属にすること

が望ましい。

以下、さらに具体的な実施例を説明する。

材厚1.6mmのガラスエポキシ基板を用い、30×30mmのサイズで銅箔によるプリント回路配線板を作製し、面照光を目的として36個のLEDチップを等間隔になるように導電性接着剤で回路配線板上に接着した。次に、各チップ表面および、接続を要する回路配線部分に密着し得るように、表面に0.2mmのシリコンゴムライニングした金属の保護板5を作製し、各チップ表面と接続する回路配線部2aに密着させて、エポキシ樹脂を真空引きしつつ回路板2、2aと保護板5のすき間に注入し120℃90秒間で硬化させた。次に保護板5を取りはずし、各チップ4表面の電極部と回路配線2を相互に、銀系導電塗料7でスクリーン印刷法にて一括印刷し接続した。この面照光板を初期および、1、2気圧240時間のプレッシャークッカーテスト後、および-20℃〜85℃の温度サイクルテストを100サイクル後それぞれ点燈試験したが、いずれも36個のLEDチップ全

てが発光した。

発明の効果

以上述べたように本発明によるチップ実装方法によれば、電極部数の多い場合でも安価に製造することが可能であり、チップの電極部と回路配線の接続部を近接して設置する必然性がないため回路設計の自由度が増大し、さらに高い信頼性を得ることができる。

4、図面の簡単な説明

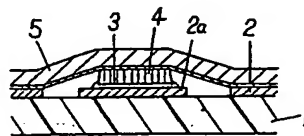
第1図〜第3図は本発明の一実施例によるチップ実装方法の製造工程を示す断面図である。

1……基板、2、2a……回路配線、4……チップ、5……保護板、6……絶縁性樹脂、7……導電塗料。

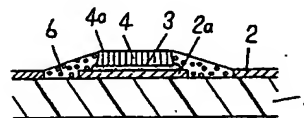
代理人の氏名 弁理士 中 尾 敏 男 ほか1名

第 1 図

- 1 — 基 体
- 2, 2a — 回 路 配 線
- 3 — 導 電 性 接 着 剤
- 4 — チ ャ ッ プ
- 5 — 保 護 板
- 6 — 絶 縁 性 樹 脂
- 7 — 導 電 塗 料



第 2 図



第 3 図

